

文章编号: 1007-4627(2012)03-0248-05

HIRFL 数字化高频低电平控制系统研究

丛岩^{1,2}, 许哲¹, 李刚³, 王贤武¹, 孙列鹏¹, 仪孝平¹

(1. 中国科学院近代物理研究所, 甘肃 兰州 730000;

2. 中国科学院研究生院, 北京 100049;

3. 中国航天科工集团二院二十三所, 北京 100048)

摘要: 在 HIRFL 加速器系统中, 需要对射频加速电压的幅度和相位进行精确控制, 以实现重离子的精确俘获、加速和引出。传统的幅度、相位稳定控制系统采用幅度和相位两个反馈闭环环路来分别稳定腔体电压的幅度和相位。数字化高频低电平控制系统(LLRF)基于可编程逻辑门阵列(FPGA)和数字信号处理(DSP), 采用直接数字频率合成(DDS)与数字正交调制解调(I/Q)技术来实现对高频功率源的控制。相位控制精度更高, 系统更加稳定。目前控制系统在假负载上通过了长期稳定性的实验和高功率实验, 幅度偏差小于或等于±1%, 相位偏差小于或等于±0.5°。

关键词: 数字正交调制解调; 直接频率合成; 比例积分控制; 数字信号处理; 可编程逻辑门阵列

中图分类号: TL56

文献标志码: A

1 引言

兰州重离子研究装置 HIRFL 高频相位稳定系统与幅度稳定系统是整个加速器的重要组成部分, 用以保证谐振腔体提供与束流有严格频率关系和相位关系的高频信号, 以建立相位正确与强度稳定的电场^[1-2]。现用稳定系统为 20 世纪 80 年代研制的纯模拟系统, 其中相位偏差小于或等于±0.7°, 幅度偏差小于或等于±2×10⁻⁴^[3]。新的数字化实验系统以可编程逻辑门阵列(FPGA)芯片和(数字信号处理)DSP 芯片为硬件核心, 并结合数字信号处理技术来实现相位与幅度的稳定控制。该系统经测试相位偏差为小于或等于±0.5°, 幅度偏差小于或等于±1%; 与旧系统相比, 增加了人性化操作界面, 且系统体积大大减小。本文详细地介绍了该系统的工作原理, 并给出了测试结果。

2 系统鉴相和幅度检波的基本原理

数字调制解调技术是系统鉴相和幅度检波的关键技术。经过数字解调之后, 高频腔体采样信号变换成为 I 和 Q 两路正交信号, 该信号包含了原高频信号的幅度和相位信息。利用这两路正交信号可以

计算出原射频信号的相位和幅度值。

设数字基准信号为

$$u(t) = A \cos[\omega t + \varphi(t)] \quad (1)$$

腔体输出采样信号为

$$u_o(t) = A_o [1 + f(t)] \cos[\omega t + \varphi'(t)] \quad (2)$$

其中: A 是基准信号幅度; ω 为输入角频率; $\varphi(t)$ 是基准信号的相位信号; A_o 是腔体输出采样信号的幅度; $f(t)$ 是腔体输出采样信号中的低频调幅信号; $\varphi'(t)$ 是腔体输出采样信号中的相位信号。

数字控制振荡器(NCO)输出纯净的本振正交信号:

$$I = \cos(\omega_1 t) \quad (3)$$

$$Q = \sin(\omega_1 t) \quad (4)$$

其中 ω_1 为 NCO 输出信号的频率。该信号与两路输入信号分别在数字下变频器(DDC)中同步混频、同步滤波、同步降采样变为 4 路低频、低采样速率的正交信号, 设分别为

$$I_1(t) = A \cos[\omega_2 t + \varphi(t)] \quad (5)$$

$$Q_1(t) = A \sin[\omega_2 t + \varphi(t)] \quad (6)$$

$$I_2(t) = A_o [1 + f(t)] \cos [\omega_2 t + \varphi'(t)] , \quad (7)$$

$$Q_2(t) = A_o [1 + f(t)] \sin [\omega_2 t + \varphi'(t)] , \quad (8)$$

其中 ω_2 为 DDC 变换后信号的频率。

在幅度检波单元 1 检测出腔体采样信号的幅度：

$$U_1(t) = \sqrt{I_1^2(t) + Q_1^2(t)} = A , \quad (9)$$

幅度检波单元 2 检测出腔体基准信号的幅度：

$$U_2(t) = \sqrt{I_2^2(t) + Q_2^2(t)} = A_o [1 + f(t)] . \quad (10)$$

可以看出，幅度检波输出与信号的频率、相位和相位调制无关。

相位差计算中，输入 4 路信号进行如下计算，得出输入基准信号与腔体输出采样信号的相位差：

$$\Delta\theta = \arctan \frac{I_2 Q_1 - I_1 Q_2}{I_1 I_2 + Q_1 Q_2} = \varphi'(t) - \varphi(t) . \quad (11)$$

可以看出，计算出的相位差信号与输入信号的幅度及幅度调制无关，仅与信号相位差有关。

如图 1 所示，在时钟同步下鉴相、幅度检波子系统的高速 A/D 中对腔体输出信号进行采样。在 FPGA 内部 NCO 输出两路与输入信号同频的正交信号。NCO 的正交信号与输入采样信号在 DDC 中

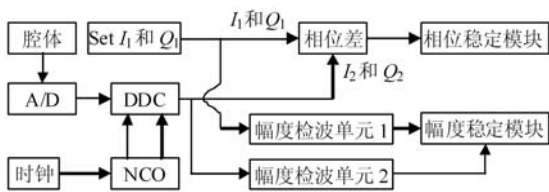


图 1 LLRF 系统基本框图

同步混频、同步滤波、同步降采样变为两路低频、低采样速率的正交信号 I_2 和 Q_2 。DDC 输出的腔体采样正交信号分为 2 路：一路经过幅度检波单元 2 后送到幅度稳定环路进行相对幅度计算与滤波后用来控制腔体幅度的稳定，另一路进入相位差计算。预设的基准正交信号 I_1 和 Q_1 分为两路：一路经过幅度检波单元 1 后送到相对幅度计算与滤波，另一路进入相位差计算。在相位差计算中，计算出输入两信号的相位差，经过滤波后进入移相单元；幅度检波单元 1 和幅度检波单元 2 的输出进入相对幅度

计算电路，计算出实时相对幅度偏差之后送入幅度稳定子系统^[4-6]。

3 反正切函数值计算设计

本系统计算中采用多项式逼近法来计算反正切函数。

首先设 $z = \left| \frac{Q}{I} \right| = \frac{y}{x}$ ，如果 $|Q| > |I|$ ，则设 $z = \left| \frac{I}{Q} \right| = \frac{y}{x}$ 。然后将 $\frac{y}{x}$ 值归一化到 $x \in [1, 2)$ ，设 $x = x_h + x_l$ ，然后查表 $\frac{1}{x_h^2}$ ，再计算

$$z = y(x_h - x_l) \frac{1}{x_h^2} . \quad (12)$$

采用如下多项式计算 z 的反正切：

$$\begin{aligned} \arctan(z) = & 0.318\ 253z + 0.003\ 314z^2 - \\ & 0.130\ 908z^3 + 0.068\ 542z^4 - \\ & 0.009\ 159z^5 . \end{aligned} \quad (13)$$

根据 Q 和 I 的符号与绝对值的大小将反正切值分为 8 个区间，如图 2 所示，计算出反正切值并按表 1 的关系修正到实际相限内。



图 2 反正切计算区间示意图

表 1 反正切函数区间修正

区间	修正
一与八	$\arctan(z)$
二与三	$\pi/2 - \arctan(z)$
四与五	$\pi + \arctan(z)$
六与七	$-\pi/2 - \arctan(z)$

4 改进的数字处理方案

由于 I 和 Q 两路正交信号中同时包含了腔体采样信号中的幅度和相位信息，系统采用一个数字 PID 控制环路同时实现对腔体信号的相位和幅度的

控制。旧稳定系统需要从腔体引两路取样信号：一路作为相位稳定系统的反馈信号，一路作为幅度稳定系统的反馈信号；新稳定系统只需要一根取样信号。旧系统相位和幅度稳定是由两个独立环路实现，会产生两个环路相干扰的情况；新稳定控制统同时稳定相位和幅度，排除了相位和幅度稳定环路互相干扰的情况，保证了束流能量的恒定。新系统在节约成本的同时使系统更加紧凑，减少了控制环路的系统延时，大大提高了系统的控制性能。改进后的系统控制原理如图 3 所示^[7-8]。

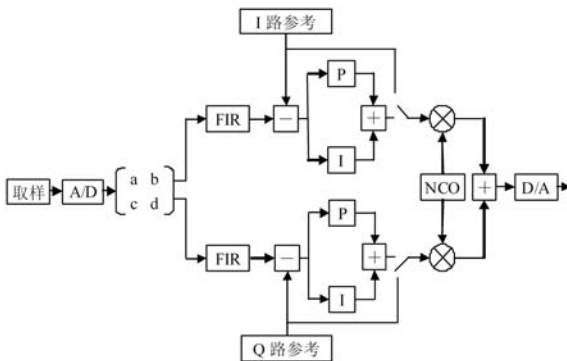


图 3 改进的数字处理原理

腔体取样信号变换到中频之后，经 A/D 采样后输入到 FPGA 进行 DDC 变换得到两路零中频正交 I 和 Q 信号。得到零中频的方法目前已经比较成熟，但运算量较大，可能无法达到系统实时控制的要求。因此，本系统根据坐标旋转数字计算机算法 (CORDIC) 原理，通过对 A/D 变换后的信号乘一个坐标旋转矩阵的方式来产生两路正交的零中频信号。两路零中频信号与预设的标准 I 和 Q 信号进行比较，得到 I 和 Q 信号的偏差信号，而偏差信号经比例积分和前馈控制后，与正交的数字本振信号进行上变频运算，得到修正的中频信号。用该中频信号调制本振信号就可以控制腔体高频信号的幅度和相位稳定。

5 系统总体结构

如图 4 所示，系统总体结构由上变频器、下变频器和数字信号处理器 3 部分组成。腔体采样信号先经过混频下变频到能满足 A/D 变换要求的中频信号。中频信号经滤波之后送入数字信号处理器，在处理器中信号经过移相和相对幅度计算、处理，

修正了相位和幅度偏差之后经 D/A 输出。输出信号经过上变频器之后恢复到原工作频率，用于激励放大链。由于系统要求的相位稳定度和幅度稳定度较高，信号源输出的各个信号首先要高度相参，其次要求各个输出信号的相位噪声较低，因此各个信号都是通过分频和混频，并且采用超低相噪恒温晶体振荡器产生^[9-10]。

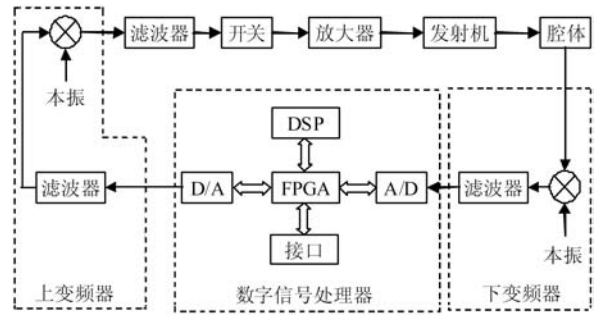


图 4 系统总体结构

6 测试结果

6.1 测试条件

测试结果是在假负载和连续 72 h 工作的情况下进行的。测试仪器为多功能示波器 (Agilent DSO6052A)。测试系统如图 5 所示。

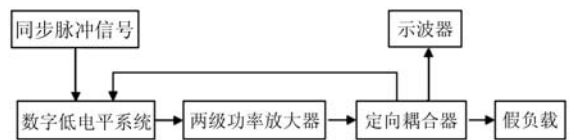


图 5 系统测试框图

数字低电平系统的主要作用是提供功率源所需要的脉冲调制信号，并通过反馈信号对幅度及相位进行闭环稳定控制；定向耦合器提供了 3 路取样信号，15 kW (平均功率) 假负载作为测试负载。

6.2 相位稳定度测试

发射机相位闭环稳定度测试结果 (假负载)：72 h 记录数据的变化均小于或等于 $\pm 1^\circ$ ，满足设计指标。

6.3 电压幅度稳定度测量

在脉冲重复周期为 1 s，占空比为 3.5%，脉宽为 40 μ s 的条件下，开、闭环条件下的测试结果如图 6 所示。72 h 记录的数据表明，其幅度偏差小于

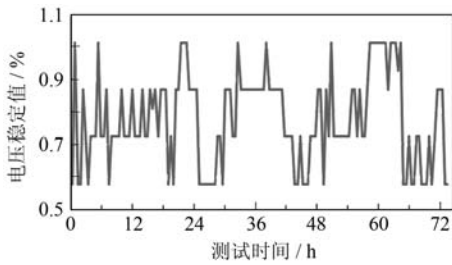


图 6 电压稳定度测试

或等于 $\pm 0.95\%$ ，满足设计指标。

6.4 其它测试结果

本工作对相位长期稳定度、脉冲前沿上升时间和脉冲后沿下降时间等参数进行了测量，表 2 列出了相应的测量结果。

表 2 其它测试结果

测试项目	技术指标	测试数据	测试结果	备注
工作频率/MHz	100 ± 1	99.999 858	达标	
频率稳定度/24 h	$\leq \pm 5 \times 10^{-8}$	$\leq \pm 5 \times 10^{-8}$	达标	
输出功率(Pulse)/kW	≥ 250	250	达标	需要说明的是该功率是在 3.5% 占空比下测试，若在要求的 5% 占空比条件下测试，则假负载温度太高，无法长期运行
脉冲调制重复频率/Hz	0.2~100	0.2~100	达标	/
最大占空比/%	5	3.5	基本达标	由于假负载温度过高，只在 5% 情况下短期测试，达到要求，长期测试选在 3.5% 情况下
脉冲前沿/ μs	≤ 2	开环：3.84~4 闭环：8~8.5	不满足指标	
脉冲后沿/ μs	≤ 2	开环：0.88~1 闭环：0.92~1	达标	
脉冲宽度/ μs	10~500	7.5~500	达标	脉冲平顶不平
谐波输出/ dB	≤ -30	-35.2	达标	
高频输出电压稳定度/%	$\leq \pm 1$	± 0.95	达标	
高频信号相位稳定度/度	± 1	± 0.5	达标	假负载
负载驻波比	≤ 1.5	1.24	达标	假负载

7 结论

数字化系统高频输出电压偏差小于或等于 $\pm 1\%$ ，相位偏差小于或等于 $\pm 0.5^\circ$ ，满足设计指标要求。但是，与现用 HIRFL 高频幅度稳定系统相比，数字化的幅度稳定指标还有很大的差距，需要在数字处理算法上作研究改进。另外，脉冲宽度变小时，设定值与实测值相差较大，尤其在闭环情况下，窄脉冲(50 μs 以下)相差近 3 倍，且输出功率下降明显；系统闭环工作时脉冲前沿上升时间大于 2 μs ，较为缓慢。综上所述，该系统还有待改进和完善。

参考文献 (References):

[1] XU Zhe. Research and Manufacture of RF System at CSR Ex-

perimental Ring[D]. Lanzhou: Institute of Modern Physics, Chinese Academy of Sciences, 2008; 29-95(in Chinese).

(许哲. CSR 实验环高频系统的研制[D]. 兰州: 中国科学院近代物理研究所, 2008; 29-95.)

[2] XIA Jiawen, ZHAN Wenlong, WEI Baowen, *et al.* High Power Laser and Particle Beams, 2008, **20**(11): 1787(in Chinese).

(夏佳文, 詹文龙, 魏宝文, 等. 强激光与粒子束, 2008, **20**(11): 1787.)

[3] QIU Yingwei, SUN Hong, TANG Jingyu, *et al.* High Power Laser and Particle Beams, 2008, **20**(11): 1908(in Chinese).

(邱颖伟, 孙虹, 唐靖宇, 等. 强激光与粒子束, 2008, **20**(11): 1908.)

[4] GAO Yuanfei. Journal of Guilin University of Electronic Technology, 2009, **29**(6): 467(in Chinese).

(高媛菲. 桂林电子科技大学学报, 2009, **29**(6): 467.)

[5] NEUVO Y, YU D C, MITRA S J. IEEE trans. Acoustics

Speech and Signal Processing, 1984, 32: 563.

- [6] XU Zhe, DUAN Yajuan, ZHAO Hongwei *et al.* Nuclear Physics Review, 2008, **25**(3): 249(in Chinese). (许哲, 段亚娟, 赵红卫, 等. 原子核物理评论, 2008, **25**(3): 249.)
- [7] LIU Jinkun. Advanced PID control and MATLAB simulation. Beijing: Publishing House of Electronics Industry, 2008: 60-140(in Chinese). (刘金琨. 先进 PID 控制 MATLAB 仿真. 北京: 电子工业出版社, 2008: 60-140.)
- [8] ZHANG Tongxuan, ZHAO Yubin. High Power Laser and Particle Beams, 2008, **20**(6): 1048(in Chinese). (张同宣, 赵玉彬. 强激光与粒子束, 2008, **20**(6): 1048.)
- [9] PAN S, HUANG J Y. EDA technology and VHDL [M]. 2nd ed. Beijing: Tsinghua University Press, 2007: 20-200(in Chinese). (潘松, 黄继业. EDA 技术与 VHDL[M]. 2 版. 北京: 清华大学出版社, 2007: 20-200.)
- [10] HE Yundong. Digital Control System. Beijing: Posts and Telecom Press, 1986: 20-200(in Chinese). (贺允东. 数字控制系统. 北京: 人民邮电出版社, 1986: 80-150.)

Research of Digital Low Level Radio Frequency Control System for HIRFL

CONG Yan^{1, 2, 1)}, XU Zhe¹, LI Gang³, WANG Xian-wu¹, SUN Lie-peng¹, YI Xiao-ping¹

(1. Lanzhou Institute of Modern Physics, Chinese Academy of Sciences, Lanzhou 730000, China;

2. Graduate University of Chinese Academy of Sciences, Beijing 100049, China;

3. No. 23 Institute of China Aerospace Science & Industry Corp, Beijing 100048, China)

Abstract: In order to ensure that the beam quality is well enough, we need to precisely control the frequency, amplitude and phase of cavity electric field. Traditional control system consists of amplitude loop and phase loop. And these two loops control amplitude and phase stability respectively. The digital low level radio frequency (LLRF) system, which uses advanced digital control technology, needs only one feed-back loop to control amplitude and phase stability. The phase control precision and stability of the system are higher than the traditional control system. The LLRF system is based on field programmable gate array (FPGA) and digital signal processing (DSP), and implemented by direct digital frequency synthesis (DDS) and digital orthogonal modulation and demodulation (*I/Q*) technology. The digital LLRF system has been tested in a long-term stability and high-power experiments. The amplitude deviation is lower than $\pm 1\%$, and phase control accuracy is within $\pm 1^\circ$.

Key words: digital orthogonal modulation and demodulation; direct digital frequency synthesizer; proportional integration control; digital signal processing; field programmable gate array